

ĐẠI HỌC QUỐC GIA HÀ NỘI
TRƯỜNG ĐẠI HỌC CÔNG NGHỆ

Tăng Thế Toan

**NGHIÊN CỨU CÁC PHƯƠNG PHÁP THIẾT KẾ CÁC
ANTEN CÓ KÍCH THƯỚC NHỎ VÀ HIỆU NĂNG CAO
DỰA TRÊN CẤU TRÚC SIÊU VẬT LIỆU**

Chuyên ngành: Kỹ thuật Viễn thông
Mã số: 62 52 02 08

**TÓM TẮT LUẬN ÁN TIẾN SĨ
CÔNG NGHỆ KỸ THUẬT ĐIỆN TỬ, TRUYỀN THÔNG**

Hà Nội - 2017

Công trình được hoàn thành tại: Trường Đại học Công Nghệ, Đại học Quốc gia Hà Nội.

Người hướng dẫn khoa học: **PGS.TS. Trương Vũ Bằng Giang**

Luận án sẽ được bảo vệ trước Hội đồng cơ sở đánh giá luận án tiến sĩ tại Trường Đại học Công Nghệ, Đại học Quốc gia Hà Nội vào hồi giờ..... phút, ngày..... tháng.....năm 2017.

Có thể tìm hiểu luận án tại:

- Thư viện Quốc gia Việt Nam.
- Trung tâm Thông tin- Thư viện, Đại học Quốc gia Hà Nội.

Mở đầu

I. Đặt vấn đề

Ngày nay, các anten sử dụng trong các hệ thống truyền thông vô tuyến thế hệ mới đang đứng trước các yêu cầu cần phải được thiết kế để có hiệu năng cao và kích thước nhỏ gọn. Anten mảng vi dải với các ưu điểm dễ chế tạo, nhỏ gọn, dễ dàng tích hợp bề mặt và có hiệu năng chấp nhận được theo yêu cầu của hệ thống. Tuy vậy, việc nghiên cứu phát triển anten mảng vi dải vẫn tồn tại nhiều thách thức như mức búp phụ (SLL) của mảng còn khá lớn, băng thông, độ lợi cũng như kích thước của anten mảng vi dải cũng cần được tiếp tục nghiên cứu phát triển để cải thiện hơn nữa những ưu điểm của hệ anten này.

Nghiên cứu lí thuyết và thực nghiệm cho thấy, SLL của mảng phụ thuộc chủ yếu vào trọng số của mạng tiếp điện. Do đó, các giải pháp nhằm hạ thấp SLL của mảng thường tập trung vào việc sử dụng trọng số để tính toán, thiết kế mạng tiếp điện. Bên cạnh đó, những vấn đề về tối ưu hóa vị trí các phần tử anten, bức xạ giả của mạng tiếp điện và ảnh hưởng tương hỗ giữa các phần tử bức xạ cũng là nguyên nhân dẫn đến SLL của anten mảng vi dải còn khá cao, làm giảm hiệu suất làm việc của anten mảng và hệ thống.

Do vậy, việc nghiên cứu phát triển các giải pháp anten mảng vi dải có độ lợi cao, SLL thấp, kích thước nhỏ gọn, khối lượng thấp vẫn đang là những vấn đề mang tính thời sự hiện nay và đó cũng là động lực chính thúc đẩy luận án này hướng tới giải quyết.

II. Mục đích, đối tượng và phạm vi nghiên cứu

II.1. Mục đích

- Nghiên cứu và đề xuất được giải pháp, qui trình tính toán, thiết kế mô hình anten lưỡng cực mạch in hai mặt (DSPD) có băng thông rộng, độ lợi cao, có khả năng điều chỉnh tần số và mở rộng băng thông một cách dễ dàng. Các anten DSPD được thiết kế phải có kích thước nhỏ gọn, dễ chế tạo và khả dụng trong thiết kế anten mảng vi dải có độ lợi cao, kích thước nhỏ gọn.

- Nghiên cứu và đề xuất được hai giải pháp thiết kế anten mảng vi dải sử dụng phần tử anten DSPD và mạng tiếp điện phân bố

Chebyshev nối tiếp hoặc song song. Các anten mảng đề xuất có SLL thấp dưới -25 dB, kích thước nhỏ gọn, dễ chế tạo và có khả năng ứng dụng trong các hệ thống truyền thông vô tuyến thế hệ mới.

II.2. Đối tượng và phạm vi nghiên cứu

- Các cấu trúc anten DSPD mới, có độ lợi cao, băng thông rộng, cấu hình nhỏ gọn, dễ chế tạo.

- Các anten mảng vi dải tuyến tính được thiết kế dựa trên phân tử anten DSPD và hệ thống tiếp điện tiếp điện song song hoặc nối tiếp. Trong đó, mạng tiếp điện được thiết kế để tín hiệu tại các cổng ra đồng pha và biên độ theo phân bố Chebyshev.

III. Ý nghĩa khoa học và thực tiễn của nghiên cứu

- Các kết quả của luận án này góp phần phát triển qui trình tổng thể thiết kế anten DSPD có độ lợi cao và băng thông rộng.

- Các kết quả của nghiên cứu này sẽ là nền tảng cho các nghiên cứu tiếp theo trong phân tích và thiết kế anten mảng vi dải có SLL thấp, độ lợi cao, cấu hình nhỏ gọn. Trong đó, mạng tiếp điện được thiết kế dựa trên phân bố Chebyshev.

- Các mẫu anten DSPD và các anten mảng vi dải trong luận án này được thiết kế trong băng tần C, hoàn toàn có thể ứng dụng cho các điểm truy cập WLAN 802.11ac, các trạm di động ngoài trời hay các ứng dụng dịch vụ thiên văn vô tuyến (RAS) băng tần (4,8 - 4,99GHz), dịch vụ truyền thông vô tuyến tổng hợp GWCS (4,94 - 4,99 GHz),...

IV. Cấu trúc của luận án

Nội dung của luận án bao gồm ba chương. Chương 1 trình bày tổng quan anten mảng và phương pháp trọng số trong thiết kế anten mảng tuyến tính. Chương 2 trình bày đề xuất giải pháp phát triển cấu trúc anten DSPD mới và ứng dụng trong thiết kế anten mảng vi dải tuyến tính và anten mảng phẳng có độ lợi cao, cấu hình nhỏ gọn, dễ chế tạo. Chương 3 trình bày các giải pháp tính toán, thiết kế anten mảng vi dải sử dụng phân tử anten DSPD và mạng tiếp điện nối tiếp hoặc song song theo phân bố Chebyshev. Các anten mảng vi dải đề xuất có độ lợi cao và SLL thấp dưới -25 dB, ứng dụng trong các hệ thống truyền thông vô tuyến thế hệ mới băng tần C.

Chương 1. Tổng quan về anten mảng vi dải

Chương này trình bày tổng quan anten mảng vi dải. Kỹ thuật tiếp điện cho mảng vi dải cũng sẽ được trình bày chi tiết, làm cơ sở cho những giải pháp thiết kế anten mảng có độ lợi cao, SLL thấp ở các chương tiếp theo của luận án.

1.1. Tổng quan về anten mảng và các yếu tố ảnh hưởng đến đặc tính của anten mảng vi dải

1.1.1. Mô hình anten mảng

Anten mảng được tạo bởi một nhóm các anten phần tử được sắp xếp thích hợp trong không gian để tạo ra bức xạ với các đặc tính mong muốn [6]. Các đặc tính mong muốn đó có thể đạt được bởi sự thay đổi trọng số của mạng tiếp điện (biên độ và pha) và vị trí tương đối của các phần tử bức xạ.

1.1.2. Anten mảng tuyến tính

Đối với anten mảng tuyến tính, hệ số mảng $AF(\theta, \varphi)$ chỉ còn phụ thuộc vào duy nhất góc θ .

1.1.3. Anten mảng phẳng

Anten mảng phẳng được tạo nên từ các phần tử anten được sắp xếp trên một mặt phẳng.

1.1.4. Mạng tiếp điện của anten mảng

a. Mạng tiếp điện song song

Trong mạng tiếp điện song song, tỉ lệ phân chia công suất khác nhau của mạng tiếp điện hoàn toàn có thể được thực hiện nhờ các bộ chia công suất và các bộ chuyển đổi phân tư bước sóng [19].

b. Mạng tiếp điện nối tiếp

Mạng tiếp điện nối tiếp gồm các phần tử được sắp xếp thẳng hàng và được tiếp điện qua từng đoạn trên cùng một đường truyền.

1.2. Phương pháp trọng số trong thiết kế anten mảng

1.2.1. Trọng số pha

Trọng số pha được điều chỉnh bằng cách thay đổi pha kích thích φ giữa các phần tử bức xạ nhằm thay đổi hướng bức xạ chính của mảng.

1.2.2. Trọng số nhị thức

Trọng số nhị thức sẽ tạo ra hàm hệ số mảng mà SLL có thể rất thấp hoặc thậm chí không có búp phụ [6]. Ta có thể xác định các trọng số nhị thức chuẩn hóa bằng lệnh trong Matlab: $diag(rot90(Pascal(N)))$.

1.2.3. Trọng số Dolph-Chebyshev

Từ biểu thức (1.4) cho thấy, ta có thể chọn các trọng số w_i để đạt được mục đích nhất định nào đó chẳng hạn như tối giản các búp phụ hoặc thay thế các điểm không tại các góc cần thiết. Tuy vậy, các trọng số vô hướng đối xứng có thể chỉ được dùng để điều chỉnh SLL [6, 20, 52]. Ta có thể xác định các trọng số Chebyshev chuẩn hóa bằng lệnh trong Matlab: $Chebwin(N, SLL)$.

1.3. Các yếu tố ảnh hưởng đến đặc tính bức xạ của anten mảng vi dải

Anten mảng vi dải có nhược điểm chính là SLL cao, làm giảm hiệu suất làm việc của anten. SLL của anten mảng vi dải phụ thuộc vào yếu tố chính như: trọng số (biên độ, pha) [6, 31]; bức xạ từ hệ thống tiếp điện; ảnh hưởng tương hỗ giữa các phần tử bức xạ; phân cực chéo; nhiễu xạ và các yếu tố khác như sai số thiết kế, chế tạo.

1.4. Các phương pháp giảm mức búp phụ cho anten mảng tuyến tính

Gọi α là góc đại diện cho các vị trí búp phụ của anten mảng cần được nén, thì SLL có thể được viết bằng biểu thức sau:

$$SLL = \max_{\theta \in \alpha} |AF(w, d, \theta)| \quad (1.38)$$

Từ biểu thức (1.38) cho thấy, để hạ thấp SLL của mảng có thể thực hiện dựa trên hai hướng chính là tối ưu hóa vị trí (khoảng cách d) của các phần tử anten và điều chỉnh trọng số w_i .

1.5. Kết luận chương 1

Chương này đã trình bày tổng quan về mô hình anten mảng, các yếu tố ảnh hưởng đến đặc tính bức xạ của anten mảng vi dải và lý thuyết trọng số trong thiết kế anten mảng. Đồng thời, các phương pháp giảm SLL của anten mảng tuyến tính nói chung và anten mảng vi dải nói riêng cũng được trình bày, làm cơ sở cho các giải pháp thiết kế mảng vi dải có SLL thấp, độ lợi cao ở các chương tiếp theo.

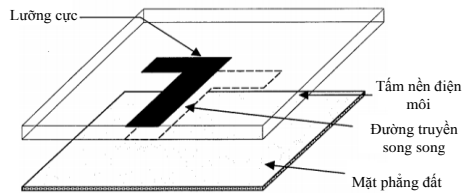
Chương 2. Giải pháp phát triển anten lưỡng cực mạch in hai mặt và ứng dụng trong thiết kế anten mảng vi dải

Trong chương này, giải pháp phát triển mô hình anten lưỡng cực mạch in hai mặt (DSPD) bằng thông rộng, độ lợi cao và ứng dụng trong thiết kế anten mảng vi dải được phân tích và trình bày chi tiết.

2.1. Anten lưỡng cực mạch in hai mặt

2.1.1. Cấu trúc và hoạt động

Cấu trúc cơ bản của anten DSPD được minh họa trong hình 2.2. Cấu trúc anten DSPD gồm một lưỡng cực với mỗi cánh bức xạ được in trên các mặt đối diện của tấm nền điện môi [19, 35].



Hình 2.2. Anten DSPD cơ bản tiếp điện bằng đường truyền sóng song

2.1.2. Bảng thông và trở kháng bức xạ

Các đặc tính của một phần tử anten DSPD được tính toán dựa trên mô hình dòng điện mặt [51].

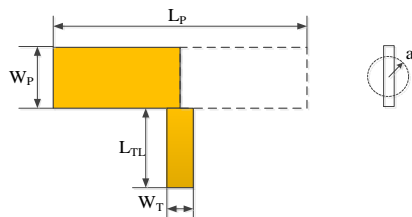
2.1.3. Tiếp điện cho anten lưỡng cực mạch in hai mặt

Đường tiếp điện của anten DSPD là đường vi dải song song [19].

2.2. Giải pháp thiết kế anten lưỡng cực mạch in hai mặt

2.2.1. Phương pháp luận và qui trình thiết kế anten lưỡng cực mạch in hai mặt

Trong luận án này, mô hình anten DSPD đề xuất dựa trên cấu trúc mẫu anten DSPD [19, 35] như minh họa ở hình 2.7. Qui trình tổng quát tính toán, thiết kế DSPD được thực hiện theo hình 2.8.



Hình 2.7. Cấu trúc hình học DSPD và anten hình trụ tương đương

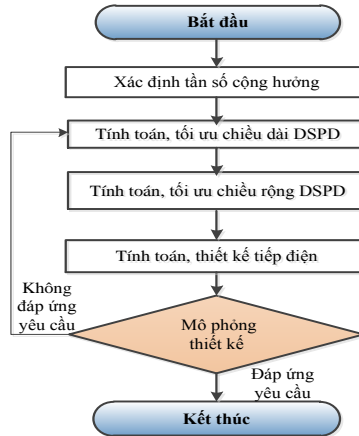
Bước 1 - Tính toán, thiết kế chiều dài của lưỡng cực (L_P): Lựa chọn chiều dài L_P của lưỡng cực theo lý thuyết anten lưỡng cực [63].

Bước 2 - Tính toán, thiết kế chiều rộng của lưỡng cực (W_P): Chiều rộng W_P của lưỡng cực được tính toán anten lưỡng cực [63]. Để có được băng thông rộng cho anten DSPD, ta cần chọn giá trị W_P lớn, cụ thể như sau:

$$a = 0,15W_P \quad (2.11a)$$

Bước 3 - Tính toán, thiết kế tiếp điện: Chiều rộng của đường truyền vi dải song song được xác định theo đường truyền vi dải [26].

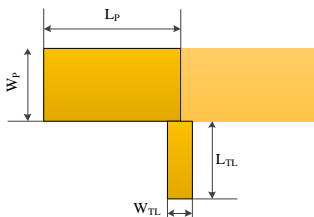
Bước 4 - Mô phỏng thiết kế: Thực hiện quá trình mô phỏng để kiểm chứng tính toán lý thuyết và tối ưu hóa các thông số thiết kế.



Hình 2.8. Lưu đồ thiết kế anten DSPD

2.2.2. Áp dụng qui trình thiết kế anten lưỡng cực mạch in hai mặt

Áp dụng qui trình trên, các anten DSPD hoạt động ở với tần số trung tâm 2,45 GHz, 5 GHz và 5,5 GHz được tính toán, thiết kế. Mô hình thiết kế chung của anten DSPD được trình bày trong hình vẽ 2.9. và tổng hợp thông số thiết kế tại bảng 2.2.



Hình 2.9. Mô hình anten DSPD đề xuất

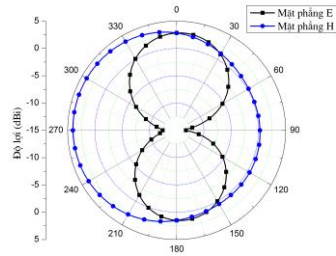
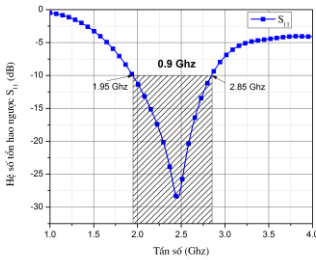
Bảng 2.2: Thông số thiết kế một số

Tần số (GHz)	Đường cấp điện (mm)		Cánh bức xạ (mm)	
	W_{TL}	L_{TL}	W_P	L_P
2,45	3,00	20,04	16,7	30,06
5,00	2,38	9,82	8,18	14,73
5,50	2,40	8,93	7,44	13,39

Kết quả mô phỏng hệ số suy hao phản hồi và đồ thị bức xạ của mẫu anten DSPD đề xuất được thể hiện trong hình 2.10 và bảng 2.3.

Bảng 2.3: Thông số băng thông, độ lợi của mẫu DSPD

Tần số (GHz)	Băng thông (%)	Độ lợi (dBi)
2,45	36,7	4,07
5,00	35,6	5,50
5,50	36,7	6,08

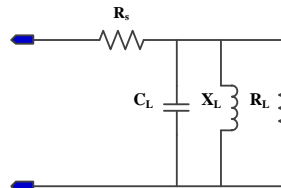
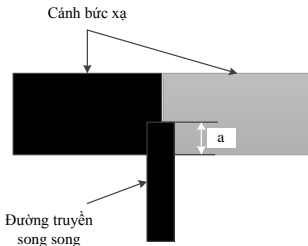


(a) Hệ số S_{11} anten DSPD 2,45 GHz (b) Đồ thị bức xạ anten DSPD 2,45 GHz
Hình 2.10. Mô phỏng các mẫu anten DSPD

Hình 2.10 và bảng 2.3 cho thấy, băng thông trở kháng của anten DSPD đạt từ 35,6 – 36,7% ($S_{11} \leq -10$ dB) và độ lợi đạt từ 4,07 – 6,08 dBi tại các tần số trung tâm 2,45 GHz, 5,0 GHz và 5,5 GHz.

2.2.3. Giải pháp điều chỉnh tần số làm việc của anten lưỡng cực mạch in hai mặt

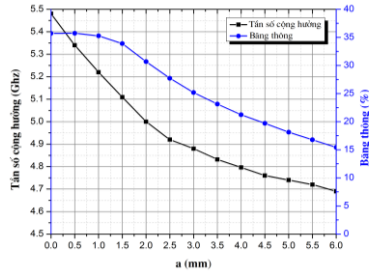
Hình 2.11 minh họa cấu trúc anten DSPD với chiều dài đường vi dải mở rộng a và sơ đồ mạch điện tương đương.



(a) Mô hình anten DSPD (b) Mạch điện tương đương

Hình 2.11. Cấu trúc mẫu anten DSPD đề xuất

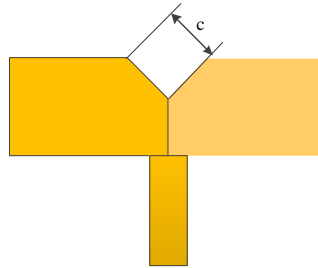
Kết quả cho thấy, cấu trúc anten DSPD đề xuất có thể dễ dàng điều chỉnh được tần số cộng hưởng. Các công thức nội suy cho phép dễ dàng tính toán băng thông, tần số cộng hưởng của anten DSPD trong băng tần C.



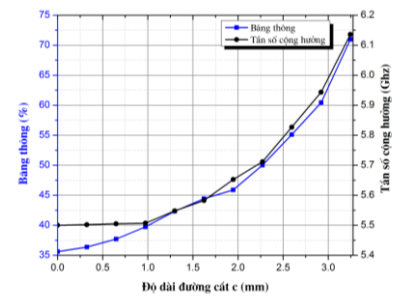
Hình 2.12. Sự phụ thuộc tần số cộng hưởng và băng thông với kích thước a

2.2.4. Giải pháp tối ưu hóa băng thông của anten lưỡng cực mạch in hai mặt

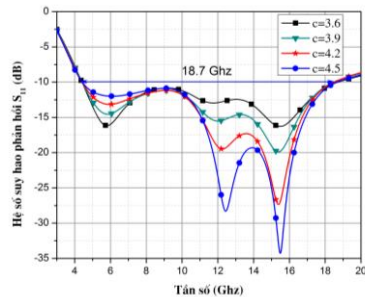
Trong luận án này, giải pháp sử dụng kỹ thuật cắt vát cạnh của mặt bức xạ sẽ được đề xuất nhằm cải thiện băng thông của các anten DSPD một cách chính xác và thuận tiện. Hình 2.13 trình bày một mô hình DSPD cắt vát cạnh mặt bức xạ.



Hình 2.13. Mô hình DSPD cắt vát cạnh bức xạ



Hình 2.14. Sự phụ thuộc băng thông và tần số vào kích thước cắt vát mặt bức xạ với $c \leq 0,09\lambda_g$



Hình 2.15. Mô phỏng hệ số suy hao phản hồi của anten DSPD với $c \geq 0,1\lambda_g$

Bảng 2.4: So sánh băng thông các mẫu anten DSPD

Mẫu	Hằng số điện môi (ϵ)	Tần số cộng hưởng (GHz)	Băng thông (%)
[22]	3,88	2,44	22,1%
[23]	4,4	5,2	34,5%
[35]	1,1	8	33,0%
[Đề xuất]	2,33	5,5	36,7%

Bảng 2.4 cho thấy, băng thông đạt được của mô hình anten DSPD đề xuất đã có những cải thiện đáng kể về băng thông. Hình 2.15 cho thấy, với các kích thước cắt c lớn hơn $0,1\lambda_g$, anten DSPD có băng thông rộng, đạt 18,7 GHz ($f_{\max}/f_{\min} = 4,2$) tại $S_{11} \leq -10$ dB.

2.3. Anten mảng vi dải sử dụng phần tử anten lưỡng cực mạch in hai mặt

2.3.1. Anten mảng vi dải tuyến tính phân bố biên độ giảm dần

a. Mạng tiếp điện phân bố biên độ giảm dần

Mạng tiếp điện được thiết kế để các cổng ra có biên độ tỉ lệ với một phân bố giảm dần cho trước (với tỉ lệ phân bố nhỏ để đảm bảo thuận tiện cho việc tính toán, thiết kế) và hoạt động ở tần số 5,6 GHz.

b. Thiết kế phần tử anten lưỡng cực mạch in hai mặt

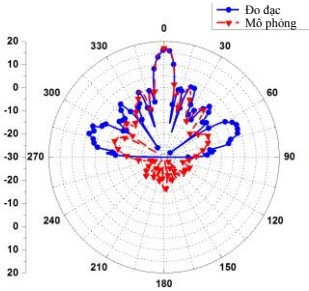
Phần tử anten DSPD trong đề xuất này hoạt động ở tần số trung tâm 5,6 GHz.

c. Ghép mảng

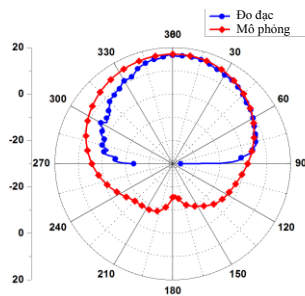
Cấu trúc anten mảng đề xuất được trình bày như ở hình 2.22 và nguyên mẫu chế tạo ở hình 2.23. Anten mảng đề xuất đã được chế tạo và đo kiểm.



Hình 2.23. Nguyên mẫu anten chế tạo



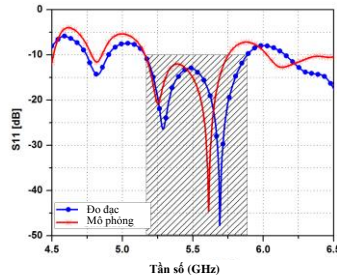
(a) Mặt phẳng E



(b) Mặt phẳng H

Hình 2.25. So sánh mô phỏng và đo đạc đồ thị bức xạ của Anten mảng

So sánh kết quả đo đạc và mô phỏng cho thấy băng thông đạt 590 MHz và độ lợi đạt giá trị lớn nhất là 17,7 dBi trong khi mô phỏng đạt 17,2 dBi. Bên cạnh đó và SLL đạt -15,4 dB tại tần số 5,6 GHz. Các kết quả đo đạc phù hợp với kết quả tính toán, mô phỏng.



Hình 2.24. Hệ số suy hao phản hồi

2.3.2. Anten mảng phẳng sử dụng phần tử anten lưỡng cực hai mặt

Trong phần này, một anten mảng phẳng 8×6 phần tử DSPD được đề xuất cho ứng dụng WiFi chuẩn IEEE 802.11ac [4].

a. Phần tử anten DSPD

Phần tử anten DSPD trong đề xuất này hoạt động ở tần số trung tâm 5,5 GHz.

b. Mạng tiếp điện của mảng phẳng

Mạng tiếp điện sử dụng các bộ chia công suất hình T để đảm bảo công suất tương đương đặt lên mỗi phần tử của mảng, khoảng cách

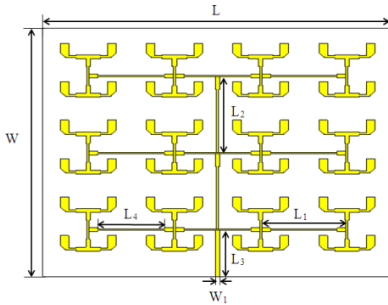
các mảng nhỏ (2×2 phần tử) bằng λ_0 (L_1, L_2) để đảm bảo tất cả các mảng nhỏ được tiếp điện đồng pha.

c. Đặc tính của mảng phẳng đề xuất

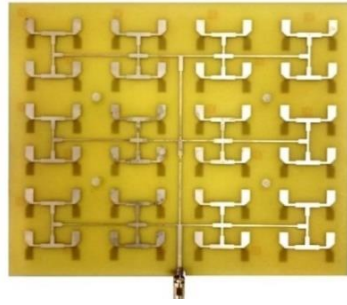
Mẫu anten mảng phẳng đề xuất được mô phỏng và chế tạo, đo kiểm. Đặc tính của anten được thể hiện qua các thông số đặc tính dưới đây.

Bảng 2.13: Tổng hợp kết quả đo đạc và mô phỏng

Thông số	Mô phỏng	Đo đạc
Tần số cộng hưởng	5,5 GHz	5,5 GHz
Băng thông	1400 MHz	1300 MHz
Độ lợi	18,2 dBi	18,64 dBi
SLL ($S_{11} \leq -10$ dB)	-14,4 dB	-16,32 dB



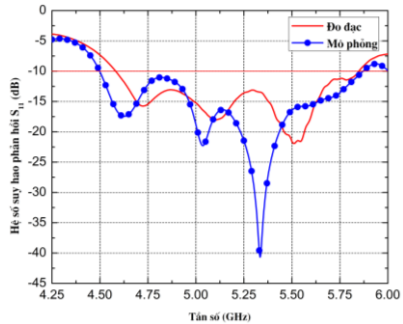
(a) Mô hình mô phỏng



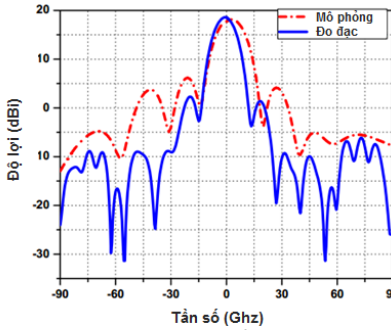
(b) Nguyên mẫu chế tạo

Hình 2.25. Anten mảng phẳng đề xuất

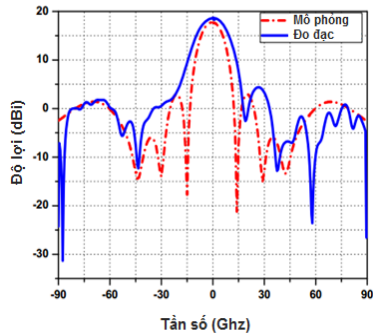
Kết quả cho thấy sự phù hợp giữa tính toán, mô phỏng và đo đạc thực nghiệm. Dải tần hoạt động của anten đề xuất nằm trong khoảng từ 4,5 GHz đến 5,9 GHz ($S_{11} \leq -10$ dB), anten mảng có độ lợi đạt 18,64 dBi tại tần số 5,5 GHz. Mẫu anten hoàn toàn có thể ứng dụng cho các hệ thống truyền thông vô tuyến băng tần C.



Hình 2.26. So sánh kết quả mô phỏng và đo đạc của S_{11}



(a) Mặt phẳng E



(b) Mặt phẳng H

Hình 2.27. Đồ thị bức xạ của anten đề xuất

2.4. Kết luận chương 2

Chương 2 đã trình bày qui trình tổng quát thiết kế anten DSPD có băng thông rộng, độ lợi cao, có khả năng điều chỉnh tần số cộng hưởng và cải tiến để mở rộng băng thông một cách dễ dàng.

Các anten DSPD được áp dụng dụng để thiết kế hai anten mảng vi dải có độ lợi cao cho các ứng dụng trong hệ thống truyền thông băng tần C. Ngoài ra, các anten DSPD còn được sử dụng để thiết kế các anten mảng vi dải có SLL thấp được trình bày chi tiết ở chương 3. Các kết quả nghiên cứu ở Chương 2 đã được công bố tại các công trình [1-4].

Chương 3. Các giải pháp phát triển anten mảng vi dải có độ lợi cao và mức búp phụ thấp sử dụng trọng số Chebyshev

Chương này trình bày qui trình tổng quát thiết kế anten mảng vi dải sử dụng phân bố Chebyshev và phần tử anten DSPD. Trên cơ sở đó, đề xuất hai giải pháp phát triển anten mảng vi dải có SLL thấp sử dụng mạng tiếp điện Chebyshev song song và nối tiếp.

3.1. Qui trình tổng quát thiết kế anten mảng

Qui trình tổng quát thiết kế mảng anten vi dải được thực hiện theo 5 bước chính. Trong đó, việc thiết kế mạng tiếp điện được chú trọng trình bày với hai loại mạng tiếp điện phổ biến song song và nối tiếp.

3.2. Anten mảng vi dải tiếp điện song song Chebyshev có mức búp phụ thấp

Trong phần này, qui trình tổng quát thiết kế anten mảng đã trình bày ở mục 3.1 được áp dụng để thiết kế một anten mảng vi dải tiếp điện song song với yêu cầu chính là anten hoạt động ở tần số 4,95 GHz và có SLL thấp dưới -25 dB.

3.2.1. Tính toán số lượng phần tử đơn

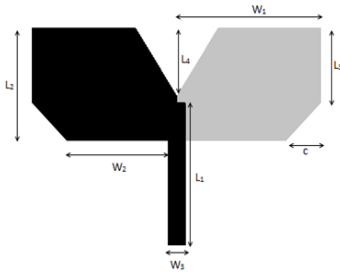
Với yêu cầu HPBW ở hai mặt phẳng E và H là $20^0 \times 90^0$, thì từ (3.1) có thể thấy độ định hướng D sẽ đạt 13,6 dB. Sử dụng biểu thức (1.8) có thể suy ra số phần tử anten cần sử dụng là 8 phần tử.

3.2.2. Thiết kế phần tử anten đơn

Áp dụng qui trình tính toán, thiết kế anten DSPD đã được trình bày ở mục 2.2.1 và yêu cầu thiết kế anten mảng vi dải tiếp điện song song ở bảng 3.1.

3.2.3. Thiết kế mạng tiếp điện song song

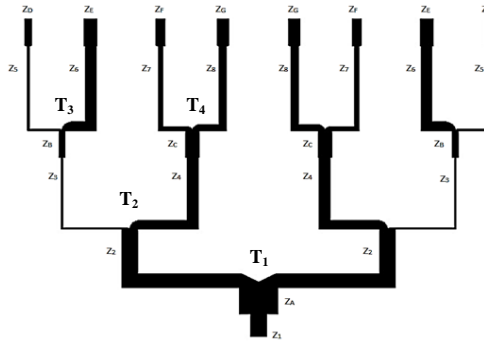
Để anten mảng vi dải đề xuất có thể đạt được SLL thấp, các trọng số Chebyshev cho 8 phần tử được lựa chọn với SLL bằng -30 dB. Các trọng số biên độ Chebyshev (u_1 - u_4) sẽ tương ứng với các hệ số biên độ tại các đầu ra của mạng tiếp điện (Z_5 - Z_8).



Bảng 3.2: Thông số thiết kế anten DSPD (đơn vị: mm)

Thông số	Giá trị	Thông số	Giá trị
W_1	10,5	L_1	9,5
W_2	7,375	L_2	7,5
W_3	1,25	L_3	5
c	2,5	L_4	6,2

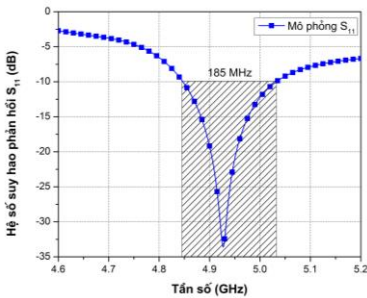
Hình 3.3. Phần tử anten DSPD



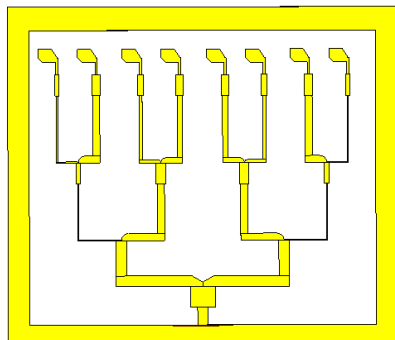
Hình 3.5. Mạng tiếp điện song song 8x1

3.2.4. Kết quả mô phỏng và thực nghiệm

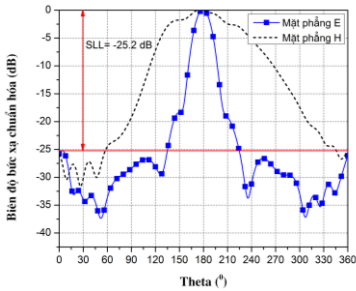
Kết quả mô phỏng hệ số suy hao phản hồi S_{11} như hình 3.10 cho thấy, băng thông đạt được là 185 MHz.



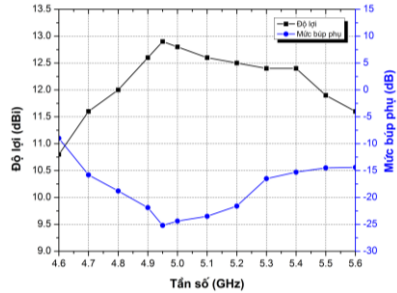
Hình 3.10. Kết quả mô phỏng S_{11} của mảng đề xuất



Hình 3.9. Anten mảng vi dải đề xuất

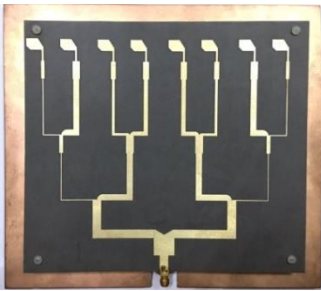


Hình 3.11. Kết quả mô phỏng đồ thị bức xạ của mảng đề xuất

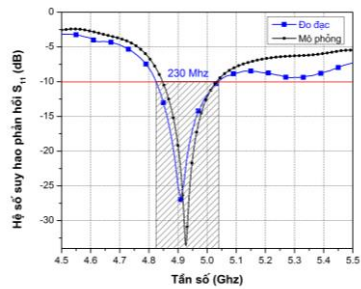


Hình 3.13. Độ lợi và SLL của mảng trong dải tần hoạt động

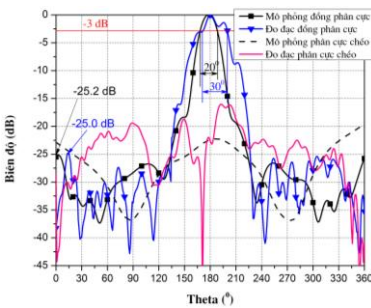
Hình 3.15 cho thấy, tần số cộng hưởng của anten là 4,95 GHz và băng thông (tại $S_{11} \leq -10$ dB) là 230 MHz, cao hơn so với kết quả mô phỏng (185 MHz).



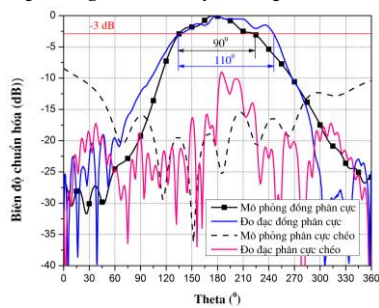
Hình 3.14. Nguyên mẫu anten mảng chế tạo



Hình 3.15. Kết quả đo đạc và mô phỏng hệ số suy hao phản hồi



(a) Mặt phẳng E



(b) Mặt phẳng H

Hình 3.16. So sánh kết quả mô phỏng và đo đạc đồ thị bức xạ của mảng

Bảng 3.7: So sánh mẫu anten đề xuất với tài liệu tham khảo

Mẫu	Kích thước (λ_0)	Tần số (GHz)	Điện môi ϵ	Độ lợi (dBi)	SLL (dB)
[36]	4,6×1,05×0,29 (8×1 phần tử)	3,5	2,65	14,8	-25
[42]	12,17×2,09×0,25 (8×1 phần tử)	12,0	2,1	14,0	-20
[45]	--- (8×1 phần tử)	9,7	3,55	15,0	-20
[Đề xuất]	3,22×2,72×0,17 (8×1 phần tử)	4,95	2,33	12,9	-25,2

Kết quả đo đặc độ lợi của anten mảng đề xuất đạt 12,98 dBi ở tần số 4,95 GHz. Các kết quả mô phỏng và đo đạc mẫu anten đề xuất cho thấy các đặc tính của anten phù hợp với yêu cầu thiết kế đã đặt ra. Các kết quả này cũng đã được công bố tại các công trình [5-6].

3.3. Anten mảng vi dải tiếp điện nối tiếp Chebyshev có độ lợi cao và mức búp phụ thấp

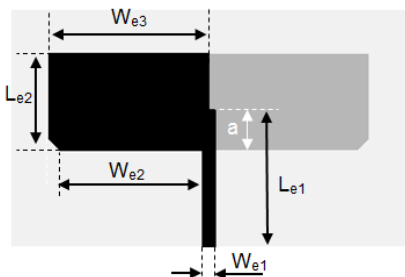
Trong phần này, qui trình tổng quát thiết kế anten mảng đã trình bày ở mục 3.1 được áp dụng để thiết kế một anten mảng vi dải tiếp điện nối tiếp với yêu cầu chính là anten hoạt động ở tần số 5,5 GHz và có SLL thấp dưới -25 dB.

3.3.1. Tính toán số lượng phần tử

Thực hiện tương tự như ở phần 3.2.1, trong trường hợp này số lượng phần tử của mảng được xác định gồm 10 phần tử để hướng tới thiết kế mảng búp sóng dải quạt với các góc nửa công suất tại hai mặt phẳng E và H khoảng $10^0 \times 70^0$, độ định hướng khoảng 18 dB.

3.3.2. Thiết kế phần tử anten đơn

Trong mẫu đề xuất này, DSPD được thiết kế để làm việc tại tần số trung tâm 5,5 GHz.



Bảng 3.7: Thông số thiết kế phần tử anten DSPD

Thông số	Giá trị (mm)	Thông số	Giá trị (mm)
W_{e1}	0,8	L_{e1}	8,5
W_{e2}	9,1	L_{e2}	6,0
W_{e3}	10,0	a	2,5

Hình 3.18. Phần tử đơn DSPD đề xuất

3.3.4. Thiết kế mạng tiếp điện

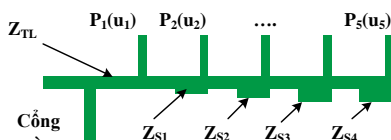
a. Nguyên lý thiết kế mạng tiếp điện nối tiếp dùng dây chêm hở mạch

Phân bố biên độ trong mạng tiếp điện nối tiếp được thực hiện nhờ các dây chêm hở mạch được thêm vào đường truyền trung tâm.

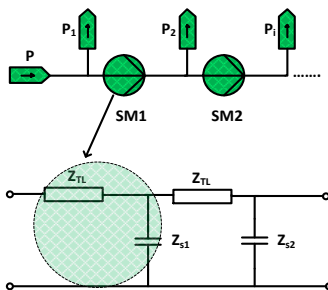
b. Mạng tiếp điện phân bố Chebyshev ($N=10$, $SLL=-30dB$)

Trong mẫu anten đề xuất này, lựa chọn $Z_{TL} = 178 \Omega$ (với băng thông lớn nhất).

Trong mô hình thiết kế này, mạng tiếp điện nối tiếp 10×1 với SLL thiết đặt bằng -30 dB với các trọng số mảng như ở bảng 4.3, thì $Z_{s1}, Z_{s2}, \dots, Z_{s4}$ được xác định theo các tỉ lệ $Z_{s1}:Z_{TL} = u_2:u_1 = 0,88$; $Z_{s3}:Z_{TL} = u_3:u_1 = 0,67$; $Z_{s4}:Z_{TL} = u_4:u_1 = 0,43$; $Z_{s5}:Z_{TL} = u_5:u_1 = 0,26$.



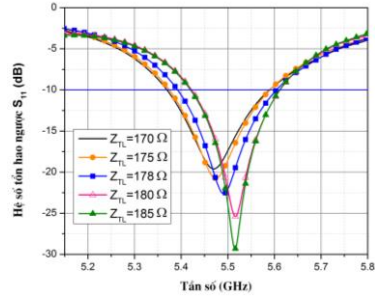
(a) Mô mạng tiếp điện nối tiếp



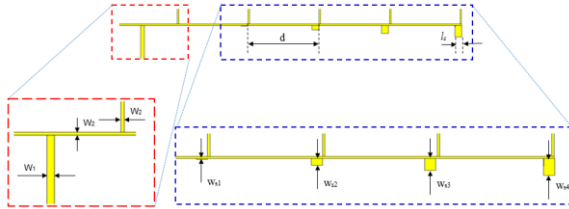
(b) Mạch điện tương đương

Hình 3.21. Mô hình mạng tiếp điện nối tiếp và mạch điện tương đương

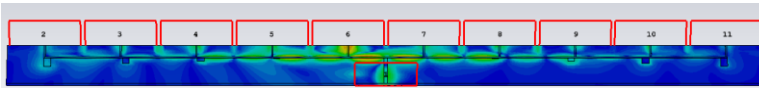
Trên cơ sở đó, cấu trúc mạng tiếp điện đề xuất được tính toán, thiết kế và trình bày trong hình 3.23 và bảng 3.11. Kết quả mô phỏng mạng tiếp điện được thể hiện qua phân bố dòng điện và các tham số S như tại hình 3.24 – 3.25.



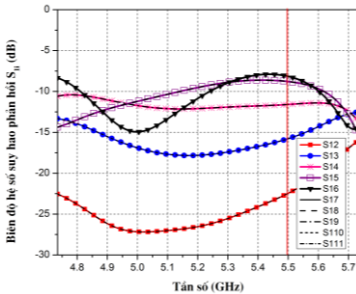
Hình 3.22. Ảnh hưởng của Z_{TL} đến hệ số S_{11} của mạng đề xuất



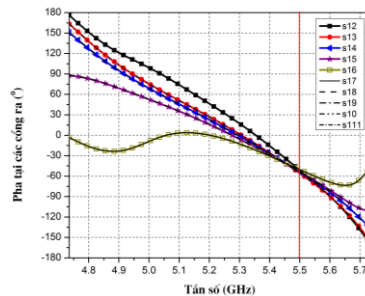
Hình 3.23. Một nhánh mạng tiếp điện nối tiếp 10×1



Hình 3.24. Phân bố dòng điện của hệ thống tiếp điện



(a) Biên độ suy hao phản hồi tại các cổng ra

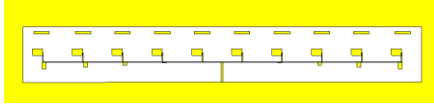


(b) Pha tại các cổng ra

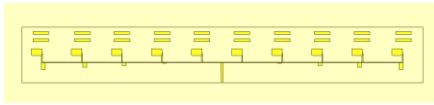
Hình 3.25. Kết quả mô phỏng biên độ và pha của mạng tiếp điện nối tiếp 10×1

3.3.5. Kết quả mô phỏng và thực nghiệm

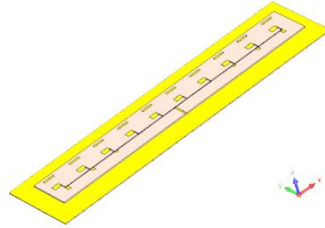
Cấu trúc anten mảng đề xuất với mạng tiếp điện phân bố Chebyshev với kích thước tổng thể của mảng là $422 \times 100 \times 10,15 \text{ mm}^3$



(a) Mặt trước

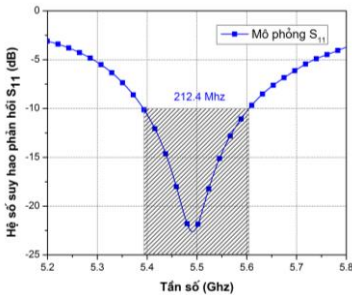


(b) Mặt sau

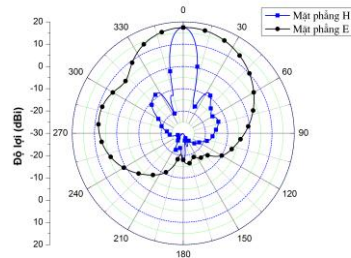


(c) Cấu trúc anten 3D

Hình 3.30 trình bày kết quả mô phỏng suy hao phản hồi của mảng đề xuất, nó cho thấy tần số cộng hưởng của anten là 5,5 GHz, và băng thông đạt 212,4 Mhz tại $S_{11} \leq 10 \text{ dB}$.



Hình 3.30. Mô phỏng hệ số suy hao phản hồi S_{11} của mảng



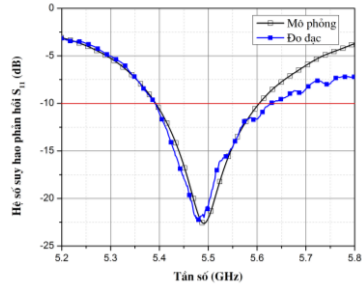
Hình 3.31. Mô phỏng đồ thị bức xạ của mảng tại tần số 5,5 GHz

Kết quả mô phỏng cho thấy, độ lợi của anten mảng có thể đạt được 17,5 dBi và SLL khá thấp, đạt -26 dB tại tần số làm việc 5,5 GHz, độ lợi và SLL trung bình trên toàn băng đạt tương ứng 17,3 dBi và -21 dB. So với đồ thị bức xạ lí thuyết và mô phỏng với mạng tiếp điện nối tiếp thì SLL của mảng cao hơn 1,79 dB.



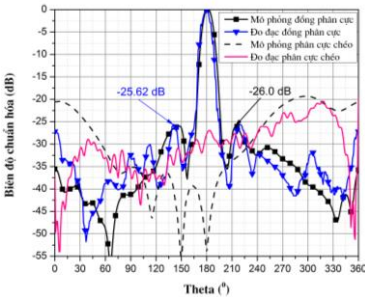
Hình 3.37. Nguyên mẫu chế tạo anten mảng đề xuất

Hình 3.38 so sánh suy hao phản hồi S_{11} , có thể thấy rằng tần số hoạt động của anten là 5,5 GHz với băng thông (tại $S_{11} \leq -10$ dB) là 212 MHz, phù hợp giữa mô phỏng và đo đạc.

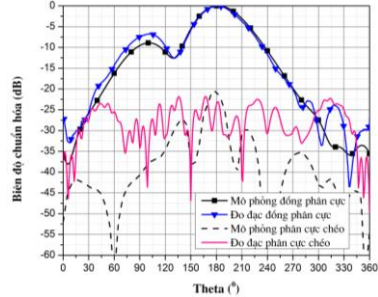


Hình 3.38. So sánh kết quả mô phỏng và đo đạc hệ số suy hao phản hồi

Đồ thị bức xạ đồng phân cực và phân cực chéo trong mặt phẳng E và mặt phẳng H của anten đề xuất được trình bày trong hình 3.39. Kết quả cho thấy SLL khá thấp, đạt -25,62 dB và chéo hóa phân cực được nén ở mức dưới -20 dB tại tần số 5,5 GHz.



(a) Mặt phẳng H



(a) Mặt phẳng E

Hình 3.39. So sánh kết quả mô phỏng và đo đạc đồ thị bức xạ của anten mảng

Kết quả đo đạc độ lợi của anten mảng được trình bày trong bảng 3.13 cho thấy, độ lợi của anten mảng đạt 17,1 dBi ở tần số 5,5 GHz, khá phù hợp với kết quả đo được khi mô phỏng là 17,5 dBi.

So sánh với các kết quả của các công trình đã công bố trước đây cho thấy, anten mảng đề xuất có độ lợi cao và SLL thấp hơn so với mẫu anten mảng [76]. Mặc dù mẫu anten mảng đề xuất có SLL cao hơn so với mẫu [59], tuy vậy, mẫu anten mảng đề xuất lại có độ lợi cao hơn.

Bảng 3.14: So sánh tham số cơ bản của các anten mảng

Mẫu	Số phần tử	Tần số (GHz)	HPBW ($^{\circ}$)	Độ lợi (dBi)	SLL (dB)
[37]	8×1	7,54	--	15,7	-23,1
[59]	10×1	60,0	--	15,7	-27,7
[76]	10×1	9,0	8,3	14,5	-25,3
[Đề xuất]	10×1	5,5	10,2	17,5	-26,0

3.4. Kết luận chương 3

Chương 3 đã trình bày hai đề xuất phát triển anten mảng vi dải sử dụng phân bố Chebyshev tương ứng với hai loại mạng tiếp điện song song hoặc nối tiếp. Cả hai anten mảng đề xuất đều sử dụng anten DSPD làm phần tử đơn và hoạt động trong băng tần C. Từng bước trong quá trình thiết kế đã được phân tích, chứng minh và trình bày trong phương pháp luận và qui trình thiết kế. Bên cạnh đó, các mẫu anten mảng vi dải đề xuất đều đã được chế tạo và đo kiểm.

Anten mảng vi dải tiếp điện song song đề xuất có cấu trúc nhỏ gọn ($165 \times 195 \times 10 \text{ mm}^3$), độ lợi đạt 12,9 dBi và SLL thấp dưới -25 dB tại tần số 4,95 GHz.

Anten mảng Chebyshev tiếp điện nối tiếp đã đề xuất có kích thước nhỏ gọn ($55 \times 385 \times 1,575 \text{ mm}^3$). Anten mảng có độ lợi đạt 17,5 dBi (độ lợi trung bình trong băng tần 212 MHz đạt 17,1 dB) và SLL thấp -26 dB ở tần số 5,5 GHz. Các mô hình anten mảng đề xuất hoàn toàn có thể áp dụng vào thực tiễn cho hệ thống WLAN chuẩn 802.11ac ngoài trời hoặc các ứng dụng trong băng tần C. Các kết quả trong chương đã được công bố trong các công trình [5-8].

KẾT LUẬN

Trong luận án này, cơ sở khoa học và các giải pháp phát triển anten mảng vi dải đã được lần lượt trình bày. Trước tiên, mô hình anten mảng, phương pháp trọng số trong thiết kế anten mảng và những nguyên nhân ảnh hưởng đến SLL của anten mảng vi dải đã được tổng quan. Trên cơ sở đó, các phương pháp giảm SLL của anten mảng, đặc biệt là phương pháp sử dụng trọng số, các mạng tiếp điện phổ biến sử dụng trong thiết kế anten mảng vi dải đã được phân tích và trình bày chi tiết. Đây là những cơ sở khoa học để đề xuất các giải pháp thiết kế các mô hình anten mảng độ lợi cao, SLL thấp, kích thước nhỏ gọn, dễ chế tạo và phù hợp với các ứng dụng truyền thông vô tuyến thế hệ mới.

Qui trình tổng quát thiết kế anten DSPD có băng thông rộng, độ lợi cao, có khả năng điều chỉnh tần số cộng hưởng và cải tiến để mở rộng băng thông một cách dễ dàng đã được đề xuất. Các anten DSPD được áp dụng để thiết kế anten mảng vi dải búp sóng dải quạt và mảng phẳng búp nhọn có độ lợi cao, ứng dụng trong các hệ thống truyền thông vô tuyến băng tần C .

Cuối cùng, qui trình tổng quát để thiết kế anten mảng vi dải tiếp điện song song và nối tiếp cũng đã được đề xuất. Qui trình này đã được áp dụng để thiết kế hai anten mảng vi dải tương ứng có độ lợi cao, SLL ở mức thấp hơn -25 dB. Ngoài ra, các anten mảng được thiết kế có kích thước nhỏ gọn.

Những đóng góp khoa học chính của luận án

Luận án có những đóng góp khoa học của luận án sau:

(1) Đề xuất giải pháp thiết kế anten DSPD có băng thông rộng, kích thước nhỏ gọn. Phần tử anten DSPD có thể điều chỉnh được tần số cộng hưởng và cải tiến để mở rộng băng thông một cách dễ dàng, hiệu quả, đặc biệt trong thiết kế anten mảng vi dải độ lợi cao, SLL thấp.

(2) Đề xuất giải pháp thiết kế anten mảng vi dải có SLL thấp sử dụng phần tử anten DSPD và mạng tiếp điện song song Chebyshev. Trong đóng góp này, qui trình thiết kế anten mảng vi dải tiếp điện song song Chebyshev được chú trọng phân tích và trình bày. Đồng thời, qui trình đã được áp dụng để thiết kế một mẫu anten mảng vi dải 8×1 phần tử có SLL thấp dưới -25 dB tại tần số trung tâm $4,95$ GHz.

(3) Đề xuất giải pháp thiết kế anten mảng vi dải có SLL thấp và độ lợi cao sử dụng phần tử anten DSPD và mạng tiếp điện nối tiếp Chebyshev. Đóng góp này tập trung vào qui trình thiết kế mạng tiếp điện nối tiếp Chebyshev với kỹ thuật sử dụng cấu trúc dây chêm hở mạch được kí sinh trên đường truyền tiếp điện chính của mảng. Các tính toán, mô phỏng và thực nghiệm trên mẫu anten mảng vi dải 10×1 phần tử hoạt động băng tần C đã được triển khai. Anten mảng có độ lợi cao trên 17 dBi, SLL thấp dưới -26 dB tại tần số trung tâm $5,5$ GHz với cấu hình nhỏ gọn, dễ chế tạo.

Các mô hình anten đề xuất hoàn toàn có thể áp dụng vào thực tiễn cho hệ thống WLAN chuẩn 802.11ac ngoài trời hoặc các hệ thống truyền thông vô tuyến khác hoạt động trong băng tần C.

Hướng phát triển của luận án:

Các hướng phát triển tiếp theo của luận án bao gồm:

- Nghiên cứu các kỹ thuật cải thiện băng thông của phần tử anten DSPD và ứng dụng phát triển mô hình anten vi dải băng thông rộng hoặc siêu rộng, kích thước nhỏ gọn.

- Nghiên cứu ứng dụng các thuật toán tối ưu (DEA, GA, PSO, BAT,...) để tính toán tối ưu các yếu tố ảnh hưởng đến mô hình bức xạ của anten mảng vi dải.

- Nghiên cứu các giải pháp kiểm soát ảnh hưởng của bức xạ giả, ảnh hưởng tương hỗ giữa các phần tử anten của mảng vi dải.

- Nghiên cứu sử dụng các cấu trúc siêu vật liệu, EBG,... trong thiết kế anten mảng vi dải.

DANH MỤC CÁC CÔNG TRÌNH ĐÃ CÔNG BỐ CỦA LUẬN ÁN

I. CÁC CÔNG TRÌNH LIÊN QUAN TRỰC TIẾP ĐẾN LUẬN ÁN ĐÃ ĐĂNG

- [1] T. T. Toan, N. M. Tran, T. V. B. Giang (2016), “A Fan-Beam Array Antenna with Reflector Back for 5 GHz Outdoor Wi-Fi Applications”, *The 2016 International Conference on Advanced Technologies for Communications (ATC-2016)*, pp. 388-392.
- [2] T. T. Toan, N. M. Hung, N. M. Tran, T. V. B. Giang (2016), “A Pencil-Beam Planar Dipole Array Antenna for IEEE 802.11ac Outdoor Access Point Routers”, *VNU Journal of Science: Comp. Science & Com. Eng.*, Vol. 32, No. 3, pp. 26-31.
- [3] T. T. Toan, N. M. Tran, T. V. B. Giang (2016), “A new approach to design and optimize double-sided printed dipole antennas”, *The 2016 National Conference on Electronics, Communications, and Information Technology (REV-2016)*, pp. 2/21-2/24.
- [4] T. T. Toan, N. M. Tran, N. V. Phu, N. T. Thanh, N. V. Dung, T. V. B. Giang (2016), “A linear antenna Array with High Gain, Low Side-lobe Level for 5 GHz Outdoor WLAN”, *The 2016 National Conference on Electronics, Communications, and Information Technology (REV-2016)*, pp. 1/61-1/64.
- [5] T. T. Toan, N. M. Tran, T. V. B. Giang (2017), “A Feeding Network with Chebyshev Distribution for Designing Low Sidelobe Level Antenna Arrays”, *VNU Journal of Science: Comp. Science & Com. Eng.*, Vol. 33, No. 1. pp. 16-21.

-
- [6] T. T. Toan, N. M. Tran, T. V. B. Giang (2017), "A 8×1 Sprout-Shaped Antenna Array with Low Sidelobe Level of -25 dB", *VNU Journal of Science: Comp. Science & Com. Eng.*, Vol. 33, No. 1. pp. 1-6.
- [7] T. T. Toan, N. M. Tran, T. V. B. Giang (2017), "Designing a Feeding Network of Linear Antenna Arrays Using Chebyshev Distribution Weights for a Sidelobe Level of under -27 dB", *Proceedings of The 2017 Vietnam-Japan Microwave, June 13-14th, 2017, Hanoi, Vietnam*, pp. 45-49.
- [8] T. T. Toan, N. M. Tran, and T. V. B. Giang (2017), "A Low Sidelobe Fan-beam Series Fed Linear Antenna Array for IEEE 802.11ac Outdoor Applications," in *The 2017 International Conference on Advanced Technologies for Communications (ATC-2017)*, Quynhon, Vietnam, 2017, pp.161- 165.

II. CÁC CÔNG TRÌNH LIÊN QUAN TRỰC TIẾP ĐẾN LUẬN ÁN ĐANG CHỜ KẾT QUẢ PHẢN BIỆN

- [1] T. T. Toan, N. M. Tran, and T. V. B. Giang (2017), " A Novel Chebyshev Series Fed Linear Array with High Gain and Low Sidelobe Level for WLAN Outdoor Systems," *The Applied Computational Electromagnetics Society (ACES: ISI – Q3)*, pp. 1-8_Submitted.